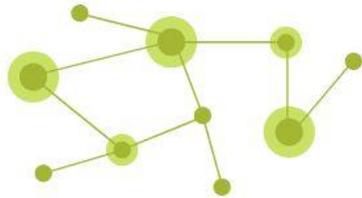


# ÉNERGIE ÉLECTRIQUE 4.0



## Nouveaux systèmes de conversion de l'énergie – Convertisseur électronique de puissance

Comité de suivi EE4.0 – axe 2  
12 février 2024



Le projet s'inscrit dans **l'axe 2 convertisseurs électriques intelligents**

- **Ouverture thématique vers:**

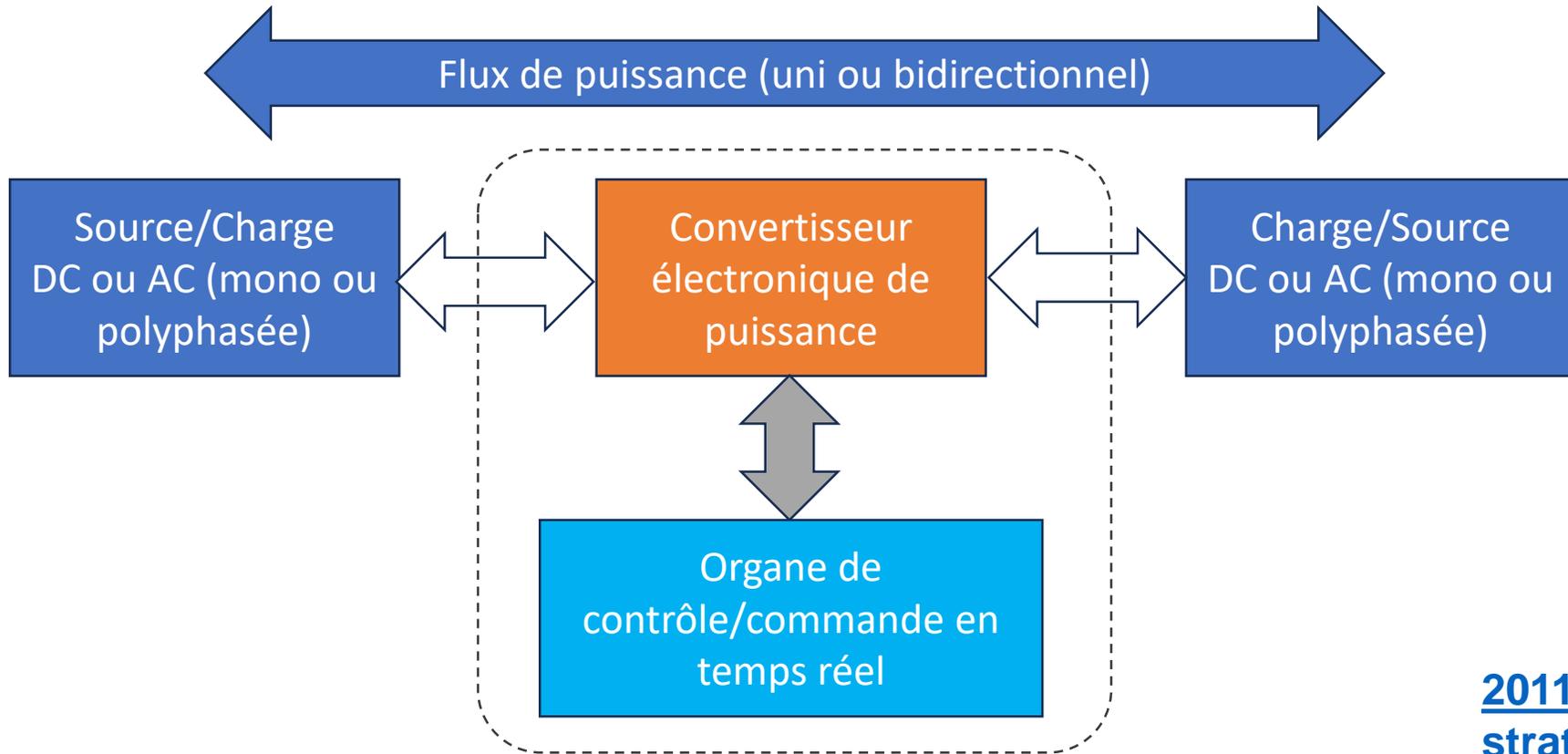
➤ les nouvelles technologies (Matériaux, Procédés, **IA**, Objets Connectés...)

**ET**

- **Poursuite du transfert technologique :**

➤ Partenariat fort vers les **industriels** et les collectivités

## Structure générique d'une chaîne de conversion d'énergie électrique élémentaire



Périmètre « historique » des activités de recherche en électronique de puissance au sein du laboratoire (tout particulièrement les stratégies MLI)

2011 : T. D. Nguyen : Etude de stratégies de modulation de convertisseurs statiques dédiés à la réduction des perturbations conduites en environnement embarqué.

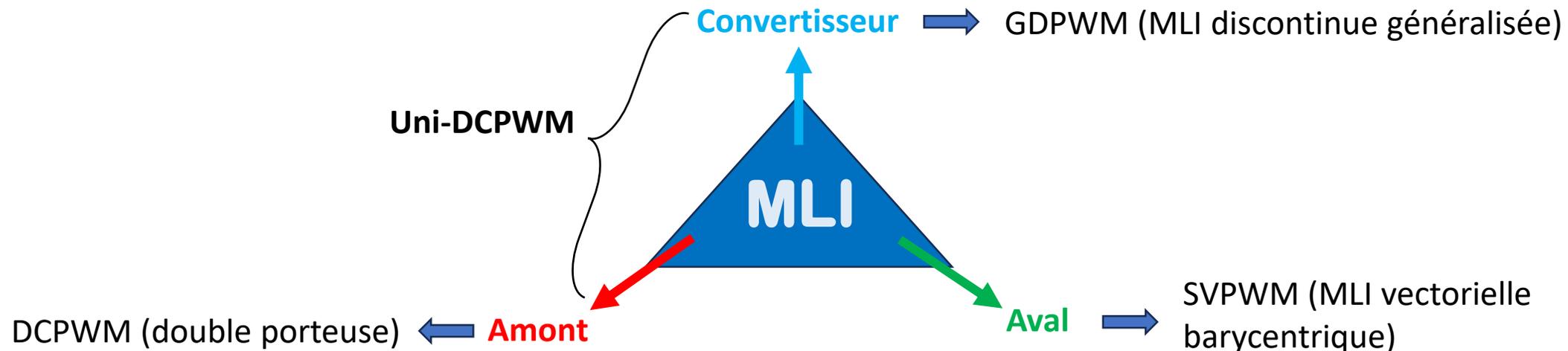
**L'objectif de ces activités est de caractériser les stratégies MLI en termes de performances du système**

**Qualitativement, on souhaite :**

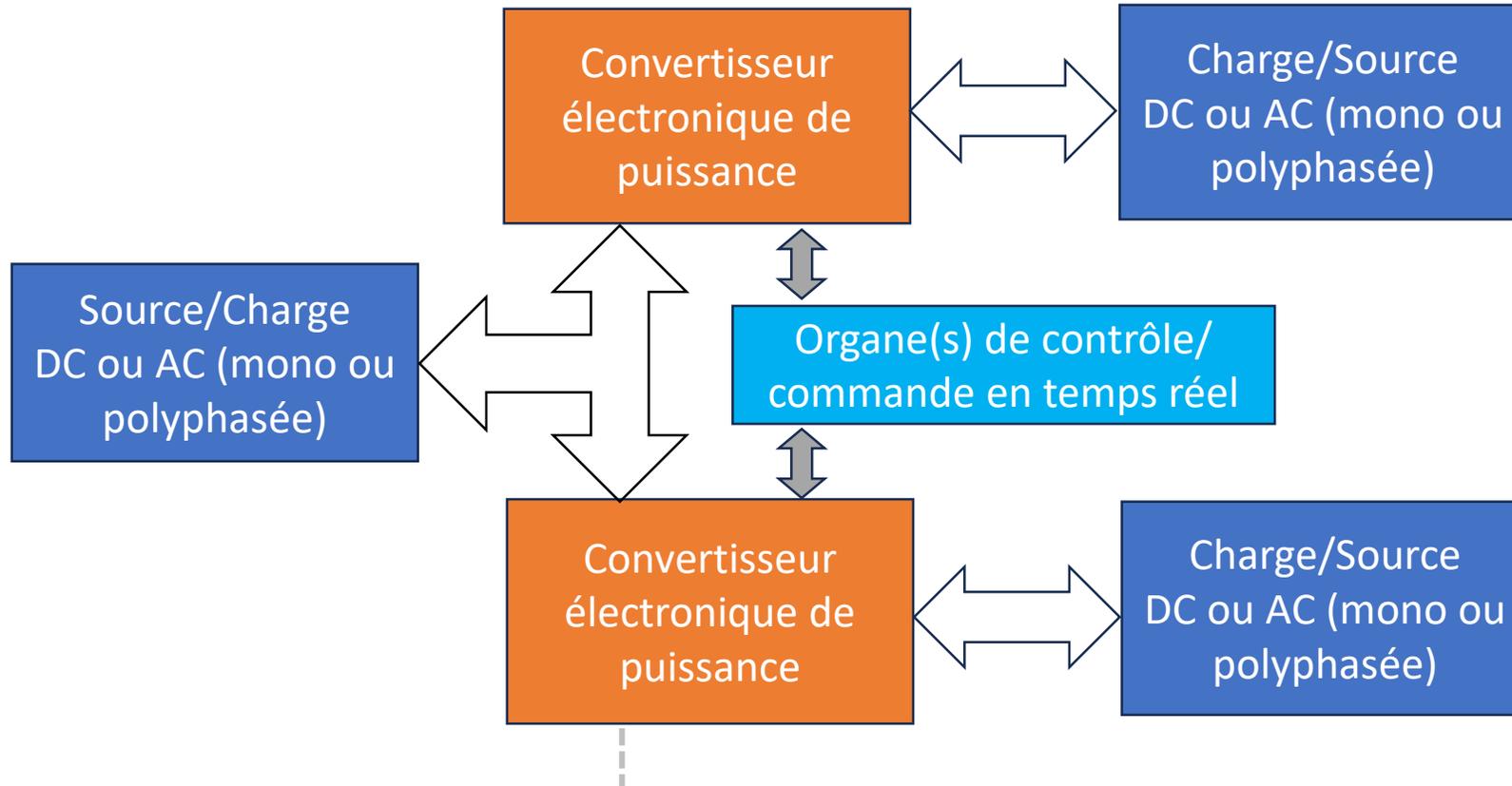
1. contrôler précisément le flux de puissance entre une source et une charge
2. avoir la meilleure efficacité énergétique possible (rendement élevé, minimisation du refroidissement requis, miniaturisation, réduction du poids)
3. une bonne durée de vie des équipements

**D'un point de vue quantitatif, on peut se donner des critères de performances telles que :**

- La qualité spectrale d'alimentation de la charge – typiquement une machine électrique (minimisation des ondulations de couple, réduction des nuisances acoustiques, minimisation des pertes...)
- La minimisation des pertes dans les semiconducteurs (plus précisément les pertes par commutations)
- La minimisation des pertes dans les condensateurs de découplage



...Evolution vers des structures plus complexes



RENAULT

2015 : Najib Rouhana, Contribution à la réduction des composants passifs dans les convertisseurs électroniques de puissance embarqué



INSTITUT NATIONAL DES SCIENCES APPLIQUÉES ET TECHNOLOGIQUES

2021 : Zakaria Chmeit, Étude de l'interaction de convertisseurs statiques sur un bus DC mutualisé



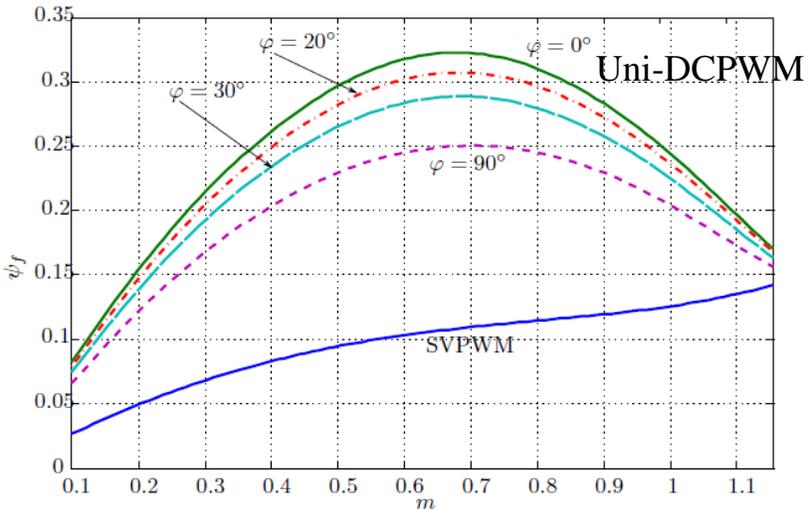
CHINESE ACADEMY OF SCIENCES

2022 : Zhongtian Ye, Convertisseurs statiques dédiés aux mini-actionneurs. Du convertisseur au

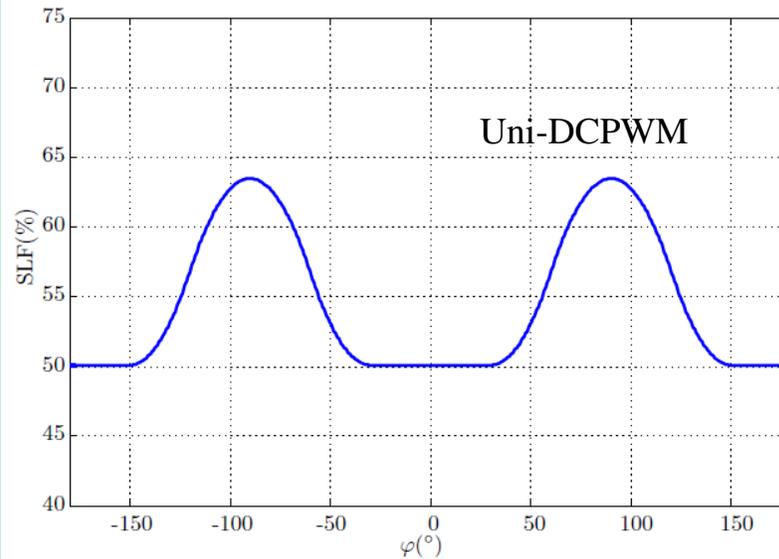
**MLI vectorielle barycentrique) = référence pour l'évaluation des performances d'autres stratégies :**

- Indicateur de qualité d'alimentation de la charge (Flux harmonique vectoriel)
- Indicateur de pertes dans les semiconducteurs (fonction normalisée de pertes par commutation)
- Indicateur de pertes dans les condensateurs de découplage (courant efficace normalisé)

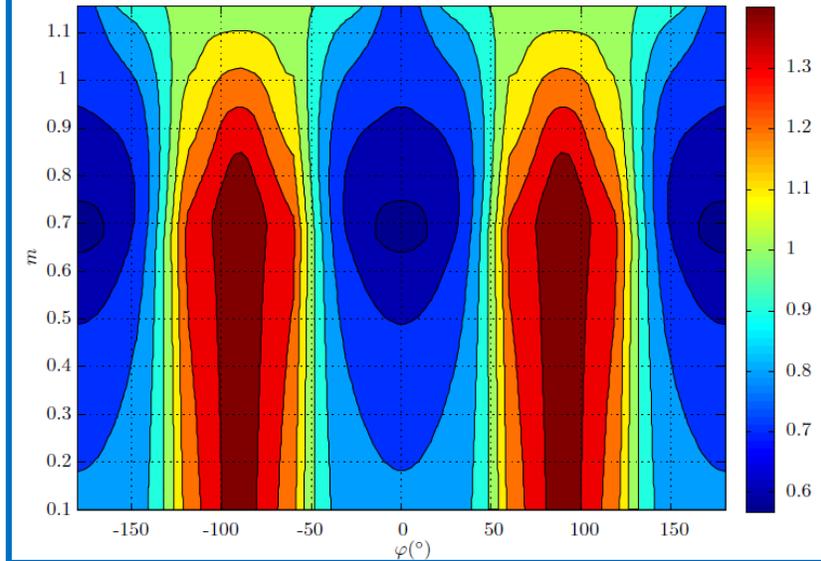
$$\psi_n^2 = \frac{1}{N \cdot T_d} \cdot \sum_{k=0}^{N-1} \left\{ \int_0^1 \left( \underbrace{\int_0^\xi \vec{\delta}_k(u) \cdot du}_{\vec{\sigma}_k(\xi)} \right)^2 \cdot d\xi \right\}$$



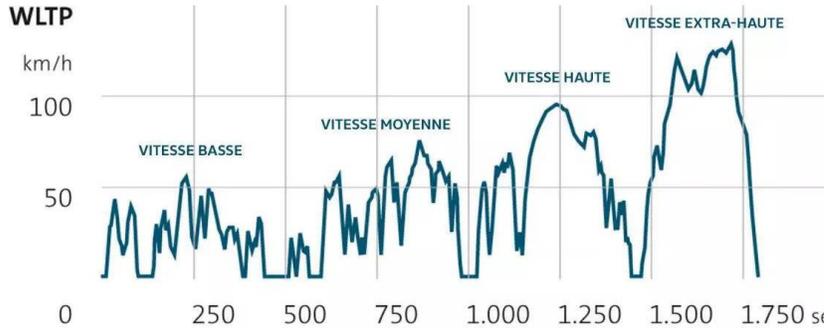
$$\text{SLF} [\%] = 100 \times \frac{P_{1\text{com}}}{P_{1\text{com}}^{\text{pref}}}$$



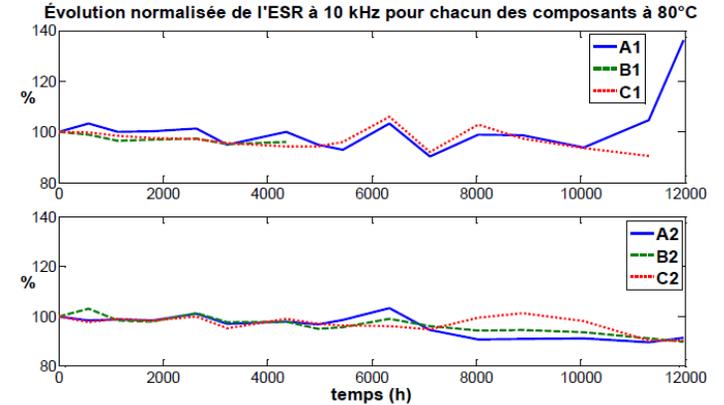
$$\tilde{i}_{dc(\text{Uni-DCPWM})}^{\text{RMS}} / \tilde{i}_{dc(\text{SVPWM})}^{\text{RMS}}$$



## Problématique de vieillissement et actions possibles pour le contrôle



Applications de traction à vitesse/puissance variables  
 = Pertes variables  
 ⇒ Stress variable des composants  
**Thèse R. Cousseau (2015)**



**Remarque :** Stress thermomécanique applicable aux composants actifs et passifs

### 1. Action possible à l'échelle de la centaine de périodes de découpages (par exemple 10 ms) par une méta-modulation

Niveau de stress	SVPWM	GDPWM	Uni-DCPWM
Semiconducteurs	+	-	-
Condensateurs	+	+	-

### 2. Deuxième action possible à l'échelle de la période de découpage pour un système multiconvertisseur (entrelacement de MLI)...

### 3. Troisième action possible à l'échelle des commutations

## ...Evolution vers des contrôles à multiples échelles de temps



qq. 100ns



Echelle de temps de la commande rapprochée (driver de MOSFET ou IGBT)

qq. 10μs



Echelle de temps de la stratégie MLI

qq. ms ou +

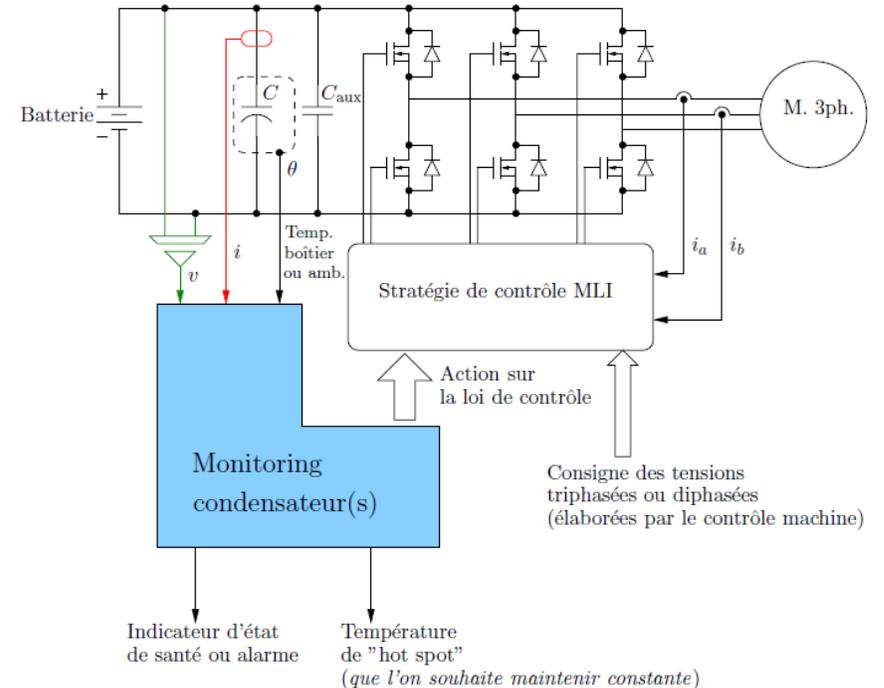


Echelle de temps pour une « méta-modulation »



Contrôle des pertes par commutation et des perturbations CEM

**2021 – 2024 : MARTINEZ PADRON Daniel Sting, Stratégies PWM dédiées à l'atténuation de stress thermique dans les ponts complet triphasés**



electronics

MDPI

Article  
Gate-Driving Performance Evaluation Based on a New Figure of Merit

Daniel Sting Martínez-Padron <sup>1,\*</sup>, Nicolas Patin <sup>2</sup> and Eric Mottmann <sup>3</sup>

<sup>1</sup> Centre de Recherche Réseaux, Robotique, Mécatronique, Énergie et Électrique, Université de Technologie de Compiègne, CS 60209, CEDEX, 05205 Compiègne, France; nicolas.patin@utc.fr  
<sup>2</sup> SATIE Laboratory, CY Cergy Paris Université, 95013 Cergy-Pontoise, France; eric.mottmann@cy.fr  
<sup>3</sup> Correspondence: dmottman@utc.fr

**Abstract:** Fast switching within static converters is a key to high-efficiency operation and a source of electromagnetic disturbances that can harm the proper functioning of the converters themselves or the electronic equipment placed in their neighborhood. To characterize these disturbances, engineers are mainly focused on the spectral content since the higher the switching speed, the more important the high-frequency components are. In this article, a figure of merit (FOM) independent of switching speed is proposed. It allows us to compare switching patterns produced by a gate driver to each other using as a reference the mathematical optimum of a Gaussian pattern as well as other elementary forms for which the FOM is known. A complete implementation methodology is presented to precisely use this FOM that considers an adapted sampling frequency and filtering of signals before processing in order to correctly obtain information for the optimal adjustment of a driver.

**Keywords:** electromagnetic interference (EMI); figure of merit (FOM); gate driver; power converter; EMI/EMC

### 1. Introduction

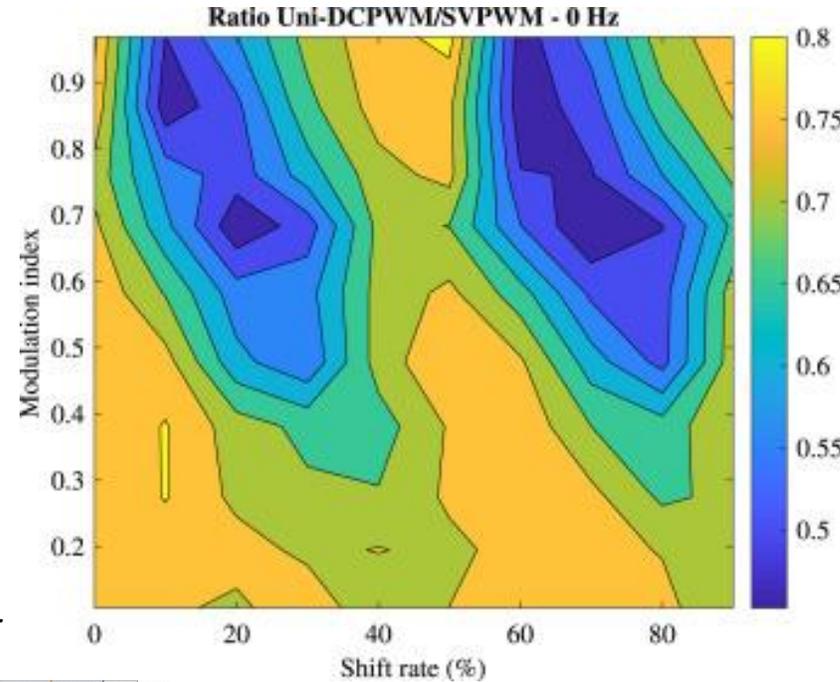
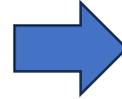
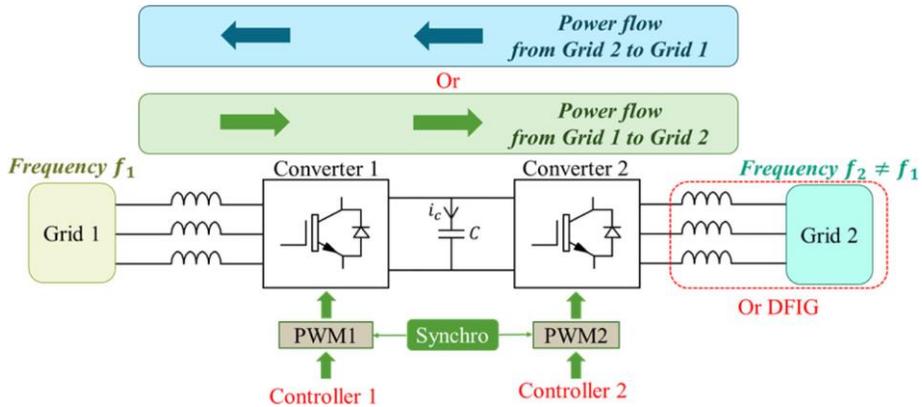
Electromagnetic compatibility (EMC) is an important issue in power electronics since converters can generate electromagnetic interference (EMI) that can affect their own operation and the normal operation of the surrounding equipment. The EMI caused by power converters is generated during the switching process due to high levels of voltage and current transients:  $dI/dt$  and  $dV/dt$ . Although high switching frequency implies some advantages, such as reducing converter size or reducing power losses, these benefits come at the price of EMC. A feasible solution to handle this problem is to protect the possible receptor of EMI by filtering, shielding, or insulating the noise coupling paths, but this increases manufacturing costs. In order to handle this problem, some models for predicting EMI generation are proposed in [1–5]. Another approach is to act directly on the source. Increasing the switching frequency reduces the high-frequency content of the switching signals, thereby reducing EMI, but, in consequence, it increases the switching power losses. For this reason, reducing the EMI generation by power converters has to ensure an appropriate trade-off between these two opposed criteria. Currently, insulated gate power transistors, such as MOSFET or IGBT, are widely used in a variety of power electronics applications. For these transistors, the duration and shape of the switching edges  $dI/dt$  and  $dV/dt$  are strongly related to their internal structure, parasitic capacitances, wiring resistance and inductance, load current, and the charge supplied to the gate. In this sense, several gate-driving methods to reduce EMI generation have been proposed in the literature. For instance, driver circuits based on the resistive push-pull driver with an auxiliary current source are proposed in [6,7] to control the turn-on and turn-off transients. Other drivers that use a closed-loop approach to control the voltage and current edge are proposed in [8–11]. Multilevel voltage drivers, such as [12–14], allow for reductions in EMI

Check for updates  
Citation: Martínez-Padron, D.; Patin, N.; Mottmann, E. Gate-Driving Performance Evaluation Based on a New Figure of Merit. Electronics 2024, 13, 409. <https://doi.org/10.3390/electronics13030409>  
Academic Editor: Slobodan Stokich  
Received: 31 December 2023  
Revised: 20 January 2024  
Accepted: 30 January 2024  
Published: 1 February 2024

Copyright: © 2024 by the authors. Licensee MDPI, Basel, Switzerland. This article is an open access article distributed under the terms and conditions of the Creative Commons Attribution (CC BY) license (<http://creativecommons.org/licenses/by/4.0/>).

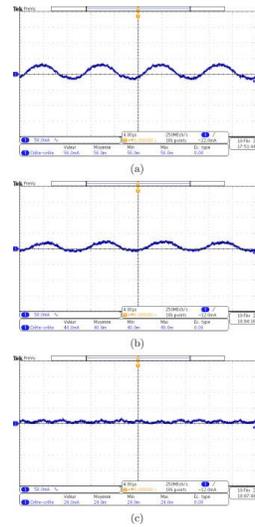
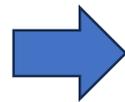
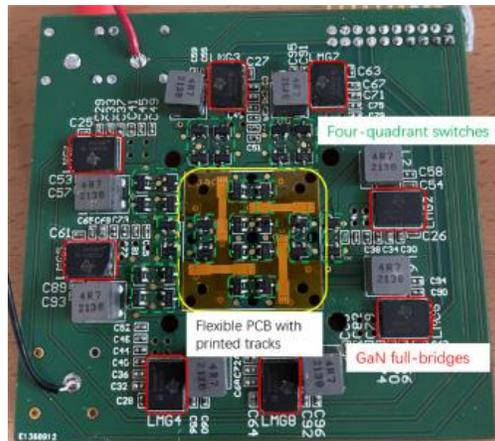
## Systèmes multiconvertisseurs avec MLI entrelacés

Cas d'étude 1 : génératrice éolienne (Z. Chmeit – 2021)



**Algorithme complexe testé en simulation**  
 Implantation faisable à l'aide d'un FPGA pour gérer le contrôle de l'entrelacement

Cas d'étude 2 : convertisseurs DC/ pour réseau de mini-actionneurs (Z. Ye – 2022)



**Mise en œuvre sur un FPGA low-cost d'une MLI entrelacée entre plusieurs convertisseurs DC/DC**

Les FPGA sont bien adaptés au contrôle de convertisseurs complexes ou une association de convertisseurs

**Thèse CIFRE en cours avec la société IKOS (I. Chirino – thèse débutée en 2022)**

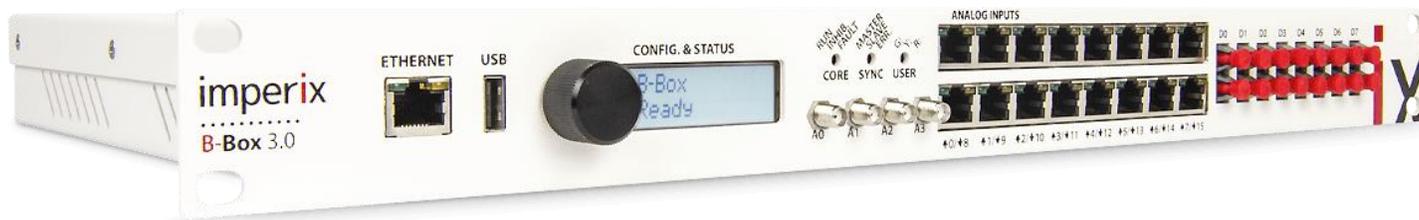
Sujet : *Contrôle d'une association de plusieurs convertisseurs (en technologie SiC) pour l'interconnexion de plusieurs sources et plusieurs charges au sein d'un micro-réseau*

**Bilan de la 1<sup>ère</sup> année (2 communications) :**

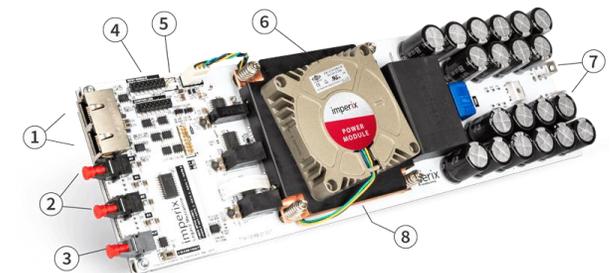
- *SGE'2023 : Algorithme d'exploration de séquences et minimisation des pertes d'un Multi-Active Bridge à n ports*
- *IMACS'2023 : Exploration and optimisation of voltages patterns provided by a Multi-Active- Bridge with n ports (article complété soumis à la revue MATCOM)*
- Résultats scientifiques : Nombre de degrés de liberté extrêmement élevé avec une interconnexion de 4 ports (sources/charges). Optimisation complexe.

**Orientation pour la suite de la thèse :**

- Pilotage par FPGA (le banc financé par le CPER sera exploité pour le travail expérimental de cette thèse)
- Mise en œuvre d'un réseau de neurones et phase d'apprentissage pour le contrôle optimal (réduction des pertes dans les semiconducteurs et dans les passifs)



Contrôleur temps réel Imperix à base de FPGA

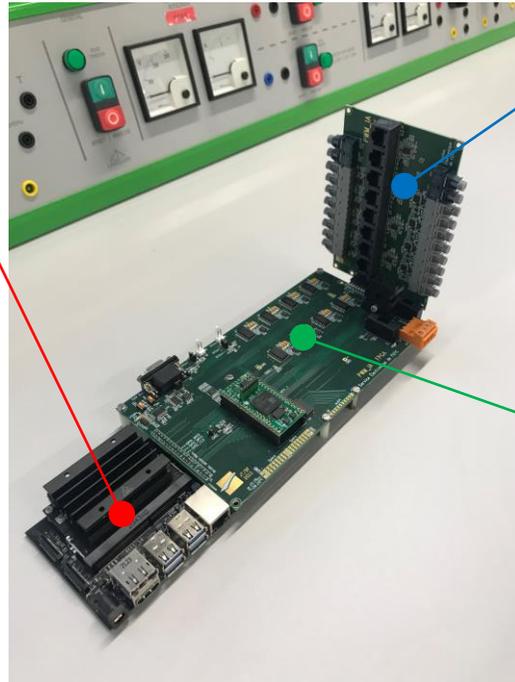


Bras de pont SiC

## Exploitation de la modularité du banc d'électronique de puissance de ces études...

Une utilisation de convertisseurs tiers est possible avec le contrôleur Imperix mais il est également possible d'utiliser les convertisseurs Imperix avec un contrôleur tiers (ici développé au service électronique de l'UTC)

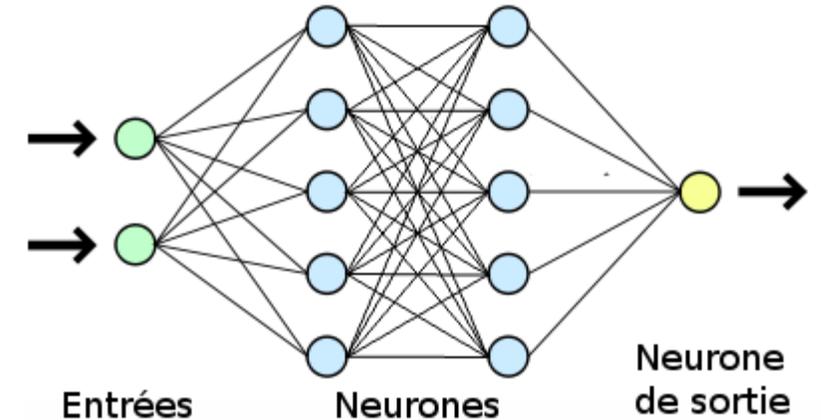
Carte Nvidia  
Jetson Nano



Interface fibres optiques +  
mesures de tensions/courants  
Imperix

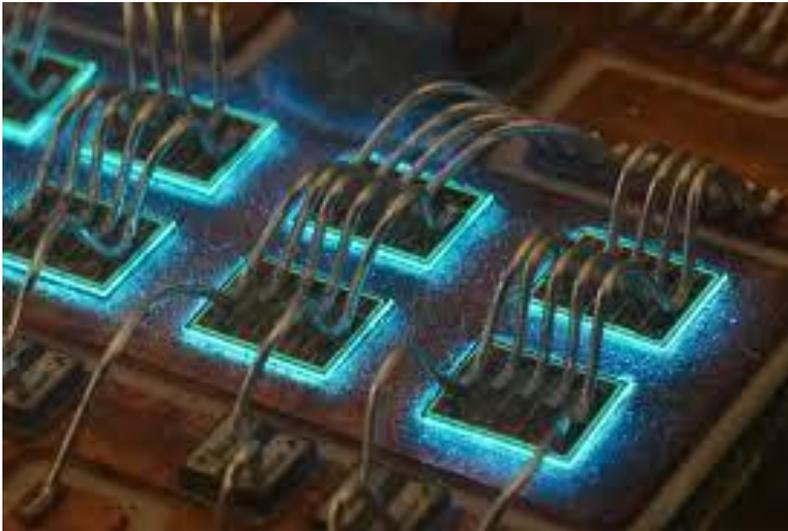
FPGA pour le  
contrôle MLI +  
acquisitions ADC

*Contrôle optimal par réseau de neurones  
d'une association de convertisseurs*



## ... et avec une ouverture sur les nouvelles technologies de semiconducteurs

Une perspective de recherche sur les composants SiC : L'élaboration d'un driver intelligent assurant un monitoring de la température des puces (en vue d'une exploitation de ces données par la MLI)



**Principe physique :** Electroluminescence de la diode de structure des MOSFET SiC pendant les temps morts dans un bras de pont

*Jalons envisagés :*

1. Captation par fibre optique et mise en œuvre d'un photorécepteur
2. Caractérisation en fonction de la température et du courant (... et de la tension de grille)
3. Extraction de l'information « température »
4. Exploitation en temps réel de cette mesure pour le contrôle du convertisseur

Ici, le banc pourrait être mis à profit en utilisant le contrôle temps réel et l'instrumentation avec un convertisseur développé spécifiquement pour cette expérience (driver + acquisition optique comprise) et installé dans une enceinte thermique.



*Essais à  
température  
contrôlée*



Merci !

**QUESTIONS ?**